

آزمون ۱

ردیف	نام درس	مباحث (مهندسی کامپیوتر - معماری)
۱	زبان انگلیسی	<p>گرامر: اسم، حرف تعریف، ضمایر، افعال، صفت‌ها، قیدها، مصدر و تطابق، حروف اضافه و ربط، گزاره‌های قیدی و گزاره‌های وصفی</p> <p>واژگان: کل فصل مطالعه شود.</p> <p>درک مطلب (کل فصل مطالعه شود).</p>
۲	استعداد تحصیلی	<p>کمیتی: حل مسئله و مقایسه‌های کمی از مباحث (درصد - نسبت و تناسب - مجموعه‌ها، توان - رادیکال‌ها - مجموعه اعداد - اعداد زوج و فرد - مقایسه اعداد و عبارات - اتحادها و عبارات‌های جبری - معادلات و دستگاه معادلات - تعیین علامت - نامساوی‌ها و نامعادلات - تضاد - لگاریتم - آمار - نظریه اعداد - آنالیز ترکیبی و احتمال).</p> <p>تجسمی (کل فصل مطالعه شود).</p> <p>تحلیلی (کل فصل مطالعه شود).</p> <p>درک مطلب (کل فصل مطالعه شود).</p>
درس تخصصی در سطح کارشناسی شامل:		
۳	مدار منطقی	<p>سیستم‌ها و مبنای عددی (نمایش اعداد - مبنای عددی - تبدیل مبنای - جمع در مبنای مختلف عددی - مکمل گیری از اعداد - نمایش اعداد علامت دار - محاسبات در سیستم مکمل دو - تفریق کردن اعداد - کدهای عددی - اعداد ممیز دار در مبنای مختلف - کد کردن اطلاعات) مدارهای منطقی (متغیر منطقی - گیت‌های اولیه - گیت‌های عملیات) ترکیبی - تابع منطقی - اتحادهای مورد نیاز برای ساده‌سازی توابع منطقی - روش‌های نمایش توابع - گیت‌های کامل - پیاده‌سازی دو سطحی - خانواده‌های منطقی - مدارهای مجتمع و سطوح مجتمع سازی - مدارهای الکترونیکی داخلی خانواده‌های منطقی دیجیتال - دیگر پیاده‌سازی‌های دو سطحی) - ساده‌سازی توابع منطقی (جدول کارنو - جدول کارنوی توابع ۳، ۴، ۵ متغیره - ساده‌سازی توسط جدول کارنو - حالات بی‌اهمیت - جدول بندی کوپن - مک کلاسیکی برای ساده کردن توابع منطقی - تأخیر انتشار - طراحی توابع منطقی (طراحی یک مدار منطقی) - طراحی توابعی که به ازاء بعضی از ترکیبات ورودی‌ها، خروجی ندارند (توابع نا کامل) - مخاطره)</p>
۴	معماری کامپیوتر	<p>نمایش داده‌ها و اطلاعات (مبنای اعداد - تبدیل از مبنای 10 به یک مبنای دلخواه - اعداد ممیز - تبدیل مبنای در اعداد ممیز ثابت - تبدیل اعداد مبنای 2 به مبنای 8 و 16 - نمایش اعداد علامت دار - روش مقدار علامت - روش مکمل 1 - روش مکمل 2 - نمایش دارای افزونگی - روش کدگذاری - اعداد ممیز شناور - نرمال سازی - استاندارد IEEE 754 در نمایش ممیز شناور - کدهای کاراکتری - کداسکی - کدگذاری EBCDIC - کدگذاری (Uni Code (Universal Code) - محاسبات کامپیوتری و الگوریتم‌های محاسباتی (جمع و تفریق اعداد ممیز ثابت - سخت‌افزار مورد نیاز برای عمل جمع و تفریق - ضرب اعداد ممیز ثابت - ضرب اعداد مکمل 2 - الگوریتم ضرب بوث - الگوریتم اصلاح شده ضرب بوث - تقسیم اعداد ممیز ثابت - محاسبات ممیز شناور - ضرب و تقسیم ممیز شناور) ریز عملیات (گذرگاه - پیاده‌سازی گذرگاه مشترک به وسیله گیت‌های بافر سه حالت - پیاده‌سازی گذرگاه مشترک با استفاده از مالتی پلکسر) - تشریح کامپیوتر پایه و پیاده‌سازی واحد کنترل (قالب دستورالعمل - واحد کنترل کامپیوتر مینا - واحد کنترل سخت‌افزاری - واکشی دستور - رمزگشایی دستور - اجرای دستورات مراجعه به حافظه - اجرای دستورات مراجعه به ثابت - اجرای دستورات ورودی و خروجی - وقفه - واحد کنترل سخت‌افزاری برای کامپیوتر مینا - واحد کنترل ریز برنامه‌ریزی شده - ایجاد یک ریز برنامه نمونه - ایجاد ریز برنامه)</p>
درس تخصصی در سطح کارشناسی ارشد شامل:		
۵	معماری کامپیوتر پیشرفته	<p>محاسبات کامپیوتری و الگوریتم‌های محاسباتی (جمع و تفریق اعداد ممیز ثابت - سخت‌افزار مورد نیاز برای عمل جمع و تفریق - ضرب اعداد ممیز ثابت - ضرب اعداد مکمل 2 - الگوریتم ضرب بوث - الگوریتم اصلاح شده ضرب بوث - تقسیم اعداد ممیز ثابت - محاسبات ممیز شناور) ریز عملیات (گذرگاه (BUS) - پیاده‌سازی گذرگاه مشترک به وسیله گیت‌های بافر سه حالت - پیاده‌سازی گذرگاه مشترک با استفاده از مالتی پلکسر)</p>

<p>تشریح کامپیوتر پایه و پیاده‌سازی واحد کنترل (قالب دستورالعمل - واحد کنترل کامپیوتر مبنا - واکنشی دستور (Fetch) - اجرای دستورات مراجعه به حافظه - اجرای دستورات مراجعه به ثبات - اجرای دستورات ورودی و خروجی - وقفه (INTERRUPT) - واحد کنترل سخت‌افزاری برای کامپیوتر مبنا - واحد کنترل ریز برنامه‌ریزی شده - ایجاد یک ریز برنامه نمونه - ایجاد ریز برنامه)</p> <p>واحد پردازش مرکزی CPU (تعداد آدرس‌ها در دستورالعمل‌های ماشین - محاسبه عبارات ریاضی با استفاده از پشته - انواع آدرس‌دهی - بیت‌های وضعیت - وقفه (Interrupt) - کامپیوترهای RISC و CISC)</p>		
<p>مفاهیم فن‌آوری مدارهای مجتمع (مفهوم VLSI و سطوح مجتمع سازی تراشه‌ها - روند پیشرفت فن‌آوری ساخت مدارات مجتمع - اندازه نما یا طول گیت - چگالی یا تراکم گیت - کلاک پردازنده - ولتاژ منبع تغذیه و توان مصرفی - لایه‌های سیم‌بندی - هزینه ساخت ترانزیستورها - قیمت متوسط ترانزیستورها - فازهای طراحی مدارات مجتمع - هزینه مدارهای مجتمع و تراشه‌ها)</p> <p>ترانزیستورهای تکنولوژی MOS (MOSFETها) (انواع MOSFETها - ترانزیستورهای افزایشی نوع n (n-type Enhancement) - ترانزیستورهای افزایشی نوع p (p-type Enhancement) - ترانزیستورهای کاهش‌ی یا تخلیه‌ای (Depletion) - مراحل ساخت MOSFETها - جداسازی المان‌ها در تراشه - نواحی کاری MOSFETها - مشخصات MOSFETها - مباحث ویژه در MOSFETها - ولتاژ آستانه (Threshold) در ترانزیستور MOSFET - انتقال ولتاژ در MOSFETها - اثر بدنه (Body Effect) در MOSFETها)</p> <p>معکوس کننده‌های CMOS و تکنولوژی MOS (معکوس کننده CMOS - نمودار مشخصه انتقال VTC - محاسبه پارامترهای VTC - شکل ظاهری نمودار VTC - حاشیه نویز در مدارات پایه - مدار پایه تکنولوژی‌های دیگر - تکنولوژی NMOS مقاومتی - تکنولوژی NMOS افزایشی - تکنولوژی شبه NMOS - معکوس کننده NMOS تخلیه‌ای - روند طراحی معکوس کننده‌های CMOS - فرآیند چاه n - فرآیند چاه p - فرآیند چاه دو قلو - فرآیند سیلیکون روی عایق - پدیده Latch up)</p> <p>طراحی و چینش مدارات ترکیبی تکنولوژی MOS (مدارات منطقی سوئیچینگ - تحلیل و طراحی مدارات سوئیچینگ - تکنولوژی ترانزیستورهای عبور (PTL) - طراحی دیکودر و مالتی پلکسر PTL - عبور ولتاژ از مدارات PTL - تکنولوژی دروازه انتقال (TG) - طراحی مالتی پلکسر TG - مدارهای ترکیبی تکنولوژی MOS - طراحی مدارات ترکیبی - تحلیل مدارات ترانزیستوری خاص - تحلیل اتصالات ستاره - مثلث در مدارات ترانزیستوری - تحلیل الکترونیکی مدارات ترانزیستوری - توصیف فیزیکی و طراحی چینش مدارات ترکیبی CMOS - چینش مدارات CMOS با دیفیوژن پیوسته - سایزبندی در نمودار جانمایی - قوانین طراحی مدارات ترانزیستوری)</p>	<p>VLSI پیشرفته</p>	<p>۶</p>
<p>در آزمون‌های جامع کلیه مباحث گنجانده خواهد شد.</p>		

آزمون ۲

ردیف	نام درس	مباحث (مهندسی کامپیوتر - معماری)
۱	زبان انگلیسی	گرامر: وجوه وصفی، گزاره‌های اسمی، نقل قول و گزارش، وجوه سببی، عبارات مقایسه‌ای، ساختار جمله و نکات تکمیلی واژگان: کل فصل مطالعه شود. درک مطلب: کل فصل مطالعه شود.
۲	استعداد تحصیلی	کمیتی: حل مسئله و مقایسه‌های کمی از مباحث (مسافت و سرعت - حرکت بر روی دایره - زاویه - هندسه اشکال - تالس و تشابه - محیط و مساحت - هندسه اشکال فضایی - ساعت - سوالات هوش و خلاقیت - مسائل متفرقه). تجسمی: کل فصل مطالعه شود. تحلیلی: کل فصل مطالعه شود. درک مطلب: کل فصل مطالعه شود.
دروس تخصصی در سطح کارشناسی شامل:		
۳	مدار منطقی	مدارهای منطقی ترکیبی (مقایسه گر - جمع کننده - مدار جمع کننده‌ی کامل n بیتی - مدار جمع کننده/تفریق کننده‌ی دودویی n بیتی - جمع کننده‌ی BCD - تفریق کننده - مدارهای تابعی) مدارهای منطقی ترتیبی (مدارهای ترتیبی - عناصر حافظه - لچست - ریست - فلیپ فلاپ - فلیپ فلاپ‌ها با راه‌اندازی سطح پالس - فلیپ فلاپ با راه‌اندازی لبه‌ای - تحلیل مدارهای ترتیبی ساعت‌دار - مدل‌های میلی و مور - طراحی مدارهای ترتیبی همزمان - کاهش حالات) - واحدهای منطقی ترتیبی (ثبات یا Register - ثبات انتقالی - شمارنده‌ی حلقوی - شمارنده حلقوی تابیده یا شمارنده‌ی جانسون - تقسیم کننده/ضرب کننده فرکانس - شمارنده‌ها - شمارنده N شمار همزمان یا سنکرون - شمارنده دودویی غیر همگام (آسنکرون) - N شمارهای غیر همگام (آسنکرون))
۴	معماری کامپیوتر	واحد پردازش مرکزی CPU (تعداد آدرس‌ها در دستورالعمل‌های ماشین - محاسبه عبارات ریاضی با استفاده از پشته - انواع آدرس‌دهی - بیت‌های وضعیت - وقفه - کامپیوترهای RISC و CISC) - پردازش خط لوله‌ای (خط لوله‌ی محاسباتی - پردازش خط لوله‌ای برای دستورات - برطرف نمودن مشکلات مربوط به وابستگی داده‌ها - برطرف نمودن مشکلات مربوط به انشعاب - خط لوله در کامپیوترهای RISC - پردازش برداری و ابرکامپیوترها - برگ برگ‌سازی حافظه - دسته‌بندی Flynn) سازمان ورودی و خروجی (واسط ورودی خروجی - گذرگاه حافظه Memory Bus) و گذرگاه ورودی - خروجی (I/O Bus) - ارسال داده‌ها به صورت ناهمگام - روش handshaking - انتقال ناهمگام سریال - مدهای انتقال اطلاعات - وقفه اولویت‌دار - دسترسی مستقیم به حافظه - حافظه (ساختار سلسله مراتبی حافظه - حافظه اصلی - حافظه RAM - حافظه ROM - نقشه آدرس حافظه - حافظه شرکت‌پذیر - خواندن و نوشتن در حافظه شرکت‌پذیر - حافظه نهان - حافظه‌های نهان چندسطحی - نگاشت - نگاشت شرکت‌پذیر - نگاشت - شرکت‌پذیر مجموعه‌ای - الگوریتم‌های جایگزینی - سیاست‌های نوشتن) اندازه‌گیری کارایی (performance) معیار CPI - کارایی نسبی و تسریع - معیار MIPS - قانون آمدال (Amdahl's Law)
دروس تخصصی در سطح کارشناسی ارشد شامل:		
۵	معماری کامپیوتر پیشرفته	پردازش خط لوله‌ای (خط لوله‌ی محاسباتی - پردازش خط لوله‌ای برای دستورات - خط لوله پویا - زنجیر کردن خط لوله - super pipelining - برطرف نمودن مشکلات مربوط به وابستگی - برطرف نمودن مشکلات مربوط به انشعاب - انواع پیش بینی کننده انشعاب - خط لوله در کامپیوترهای RISC - پردازش برداری و ابرکامپیوترها - برگ برگ‌سازی حافظه - دسته‌بندی Flynn) سازمان ورودی خروجی (I/O) (واسط ورودی خروجی - گذرگاه حافظه Memory Bus) و گذرگاه ورودی - خروجی (I/O Bus) - ارسال داده‌ها به صورت ناهمگام -

روش **handshaking** - انتقال ناهمگام سریال)
حافظه memory (ساختار سلسله مراتبی حافظه (Memory Hierarchy) - حافظه اصلی - نقشه آدرس حافظه - حافظه نهان - الگوریتم‌های جایگزینی - سیاست های نوشتن) - ساختار حافظه در سیستم های چند پردازنده ای.
اصول طراحی کامپیوتر (کلاس‌های کامپیوترها - روند تکنولوژی - روند توان در ICها - روند هزینه - اصول کمی طراحی کامپیوتر)
موازی سازی در سطح دستور و بهره‌برداری از آن (وابستگی بین دستورات - انواع خطاهای داده‌ای)
مالتی پروسسورها و موازی سازی در سطح نخ (روش‌های اعمال انسجام)
شبکه های میان ارتباطی و انواع الگوریتم های مسیریابی در مالتی کامپیوترها (شبکه های توری، فوق مکعب، ...)
طراحی سلسله مراتب حافظه (بهینه‌سازی کش - سیستم‌های ذخیره‌سازی)

تکنولوژی‌های پویا و مدارات کاربردی CMOS (تکنولوژی‌های CMOS پویا (کلاک‌دار) - تکنولوژی CMOS پویا (Dynamic CMOS) - تکنولوژی CMOS دامینو (Domino CMOS) - تکنولوژی CMOS کلاک‌دار (C²MOS یا Clocked CMOS) - تکنولوژی CMOS n-p (NORA) - تکنولوژی ZIPPER - تکنولوژی PIPELINE - تکنولوژی BiCMOS - تکنولوژی مبتنی بر مقاومت‌های ورودی - تکنولوژی مبتنی بر خازن‌های ورودی - نمودار جانمایی و میله‌ای مدارات پویا - مدارات کاربردی CMOS - دروازه‌های XOR و XNOR - تراشه‌های تمام جمع‌کننده (FA) - تکنیک‌های کاربردی طراحی FA - فلیپ فلاپ (Flip - Flop) - سلول‌های حافظه RAM - حافظه‌های ROM - آرایه‌های منطقی برنامه‌پذیر (PLA) - تست مدارات (VLSI)
پارامترهای ارزیابی کارایی در VLSI (خازن‌های MOSFET - تخمین ظرفیت خازن‌ها - تخمین سایز مقاومت‌ها - تأخیر در مدل RC (RC-Delay) - محاسبه تأخیر بروش Elmore-Delay - تأخیر در وارونگرها و مدارات ترانزیستوری - محاسبه تأخیرهای زمانی به روش میانگین‌گیری - راندن بارهای خازنی و طراحی ابر بافرها (Hyper Buffer) - تأخیر مدارات منطقی - رینگ اسپیل‌تورها - تأخیر Logical-Effort - تأخیر Electrical-Effort - تأخیر پارازیتی - تأخیر مدارات منطقی چندطبقه - بهینه‌سازی مسیرهای مدار محدودیت‌های روش Logical-Effort - توان مصرفی ایستا و پویا (Static and Dynamic Power) - توان مصرفی در وارونگرها - حاصلضرب توان - تأخیر (Power - Delay Product) - سایزبندی ترانزیستورها در مدارات VLSI (Transistor Sizing) - مقیاس بندی در پارامترهای ارزیابی (Parameter Scaling)
تخمین تأخیر در مدارهای CMOS (تخمین تأخیر - معادل RC برای مدارهای دیجیتال - مدل المور (Elmore) - روش تلاش منطقی (Logical effort) - محاسبه تلاش منطقی - تأخیر مدارهای منطقی چند مرحله ای - طراحی مدارهای دیجیتال با کمترین تأخیر)
پیوست‌ها (پیوست ۱: مفاهیم Regularity, Modularity و Locality - پیوست ۲: تراشه‌های کاربردی دیجیتال - پیوست ۳: متدهای طراحی و ابزارهای CAD - پیوست ۴: متد طراحی Layout یک پردازنده - مقدمه - ابزارهای طراحی CAD - منابع اینترنتی - تشریح Layout - عوامل مؤثر در طراحی - تعریف چند اصطلاح - ساخت تراشه - بسته‌بندی تراشه - فرآیند بکارگیری تکنولوژی - معماری تراشه - مکان‌یابی قطعات - معماری کلاک پالس - کنترل توان مصرفی - مسیریابی باس داده - سلول‌های کتابخانه‌ای - خانواده مدارات VLSI - معماری Layout سلول‌های منطقی - سنتز سلول‌ها - رسم Layout در طراحی بلوکی - مکان‌یابی بلوک‌ها - مسیریابی عمومی تراشه‌ها - مسیریابی جزئی تراشه‌ها - فشرده‌سازی Layoutها - ابزارهای طراحی CAD - بررسی فیزیکی پردازنده‌ها - پیوست ۵: شماتیک ترانزیستوری برخی از مدارات کاربردی همراه با چینش آن‌ها - پیوست ۶: قوانین طراحی (CMOS Layout Rules) - پیوست ۷: آشنایی با نرم افزار L-Edit 8.5 - نحوه‌ی نصب L-Edit - ترسیم دستی چینش -

تنظیمات اولیه‌ی L-Edit - انتخاب لایه و ترسیم چینش - طراحی سلول - بررسی قوانین طراحی (Design Rule Checking) - استخراج Netlist از چینش و شبیه سازی آن - آشنایی با استاندارد- سازی سلول - تعیین فاصله‌ی بین خانه‌های گرید - سایر محدودیتها در ابزارهای مبتنی بر گرید محدودیت‌های لازم برای جفت شدن سلولها - تغییرات لازم برای استانداردسازی سلول - طراحی سلول استاندارد در L-Edit

در آزمون‌های جامع کلیه مباحث گنجانده خواهد شد.

زبان انگلیسی:

۱- زبان انگلیسی عمومی دکتری، انتشارات مدرسان شریف

استعداد تحصیلی:

۱- استعداد تحصیلی (ویژه فنی و مهندسی)، انتشارات مدرسان شریف

مجموعه دروس در سطح کارشناسی:

مدار منطقی و معماری کامپیوتر:

۱- کتاب مدرسان شریف

۲- اصول طراحی دیجیتال تألیف واکرلی

۳- طراحی سخت افزار مهندسی کامپیوتر تألیف موریس مانو

۴- کتاب طراحی سیستم های کامپیوتری تألیف مانو

۵- کتاب معماری کامپیوتر تألیف پترسون

مجموعه دروس در سطح کارشناسی ارشد:

معماری کامپیوتر پیشرفته:

۱- کتاب مدرسان شریف

2- Stalling W., Computer Organization and architecture designing for performance, Eighth Edition, Prentice Hall, 2010.

3- Hennessy, J., and Patterson. Computer Architecture: A Quantitative Approach, fourth edition, Morgan Kaufmann Publishers, 2007.

4- Mano, M. Morris. Computer System Architecture, 3rd edition. Prentice –Hall, 1992.

5- Mano, M. Logic and Computer Design Fundamental. Upper Saddle River, NJ: Prentice Hall, 2004.

6- Patterson D. and Hennessy J., Computer Organization and Design: The HardWare /Software Interface, Morgan Kaufmann, 1994.

7- Parhami, B. Computer Arithmetic: Algorithms and hardware Design. Oxford: Oxford University Press, 2000.

VLSI پیشرفته:

۱- کتاب مدرسان شریف

- 2- N. Weste, D. Harris, "CMOS VLSI Design: A Circuits and Systems Perspective", Pearson.
- 3- R. Singh, "Trends in VLSI Design: Methodologies and CAD Tools", IC Design Group CEERI, Pilani.
- 4- N. Weste, K. Eshraghian, "Principles of CMOS VLSI Design", Pearson.
- 5- S. Yalamachalli, "Introductory VHDL from simulation to Synthesis".
- 6- N. Weste, D. Harris, "Principles of CMOS VLSI Design", Pearson/Addison-Wesley.
- 7- J. M. Rabaey, A. Chandrakasan, B. Nikolic, "Digital Integrated Circuits: A Design Perspective", Prentice-Hall.
- 8- S. M. Kang, Y. Leblebici, "CMOS Digital Integrated Circuits Analysis and Design", McGraw-Hill.
- 9- W. Wolf, "Modern VLSI Design: A System Approach", Prentice-Hall.
- 10- D. A. Hodges, H. Jackson, R. Saleh, "Analysis and Design of Digital Integrated Circuits: in Deep Submicron Technology", McGraw-Hill.
- 11- F. Safaei, M. Sahebzamani, M. Fathy, "Digital VLSI Design", Sheykh Bahaei.
- 12- R. Ghongade, "VLSI Design: Introduction to the subject".
- 13- T. A. Demassa, Z. Ciccone, "Digital Integrated Circuits", John Wiley & Sons.
- 14- D. A. Pucknell, K. Eshraghian, "Basic VLSI Design", Prentice-Hall.
- 15- N. Weste, K. Eshraghian, "Principles of CMOS VLSI Design: A Systems Perspective", Addison-Wesley.
- 16- A. Sayed, H. Al-Asaad, "Survey and Evaluation of Low-Power Full-Adder Cells", Department of Electrical & Computer Engineering, University of California.
- 17- S. Goel, S. Gollamudi, A. Kumar, M. Bayoumi, "Energy Efficient 1-Bit Full-Adder Cells for Low Voltage", The Center for Advanced Computer Studies, University of Louisiana at Lafayette.
- 18- N. Khandel, K. Navi, "The Design of a High-Performance Full-Adder Cell by Combining Common Digital Gates and Majority Function", Department of Electrical and Computer Engineering and Microelectronics Research Center, Shahid Beheshti University.
- 19- J. Alfredsson, S. Aunet, "Trade-offs for High Yield in 90 nm Sub-threshold Floating-gate Circuits by Monte Carlo Simulations", Department of Information Technology and Media, Mid Sweden University.
- 20- S. R. Chowdhury, A. Banerjee, A. Roy, H. Saha, "A high Speed 8 Transistor Full-Adder Design using Novel 3-Transistor XOR Gates", International Journal of Electronics, Circuits and Systems.
- 21- V. G. Oklobdzija, "High-Speed VLSI Arithmetic Units: Adders and Multipliers".